



KOREAN PATENT ABSTRACTS

(11) Publication number: 100126784 B1
 (43) Date of publication of application: 17.10.1997

(21) Application number: 1019940016452
 (22) Date of filing: 08.07.1994

(71) Applicant: SAMSUNG ELECTRONICS CO., LTD.
 (72) Inventor: NAM, JAE WOO
 KWON, MYUNG MIN
 SONG, CHANG RYONG

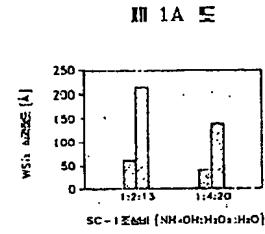
(51) Int. Cl H01L 21 /304

(54) METHOD FOR CLEANING SEMICONDUCTOR SUBSTRATE AND CLEANING LIQUID

(57) Abstract:

A method for cleaning a semiconductor substrate and a cleaning liquid used therein is disclosed. A semiconductor substrate, particularly the semiconductor substrate where a polycide structure is formed, is cleaned by the cleaning liquid of TC-1. The TC-1 is the liquid which is obtained by mixing aqueous solutions of tetra Methyl Ammonium Hydroxide(NR4OH) and H2O2 and deionized water. A word line layer is formed on the semiconductor substrate, it is one selected from the group consisting of a metal layer, a metal nitride layer, metal silicide layer, layers of polysilicon and metal, layers of polysilicon and metal silicide, and layers of polysilicon and metal nitride. Thereby, it is possible to remove particle, polymer and metallic impurities without the damage of a word line structure.

Copyright 1999 KIPO



Legal Status

Date of request for an examination (19940708)
 Notification date of refusal decision (00000000)
 Final disposal of an application (registration)
 Date of final disposal of an application (19970929)
 Patent registration number (1001267840000)
 Date of registration (19971017)
 Number of opposition against the grant of a patent ()
 Date of opposition against the grant of a patent (00000000)
 Number of trial against decision to refuse ()
 Date of requesting trial against decision to refuse ()

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. H01L 21/304	(11) 등록번호 특0126784
(21) 출원번호 특1994-016452	(24) 등록일자 1997년10월17일
(22) 출원일자 1994년07월08일	(65) 공개번호 특1996-005819
(73) 특허권자 삼성전자주식회사, 김광호 대한민국 경기도 수원시 팔달구 매탄동 416번지	(43) 공개일자 1996년02월23일
(72) 발명자 남재우 대한민국 경기도 수원시 팔달구 매탄 3동 1176-13 권명민 대한민국 경기도 수원시 장안구 정자동 313-1 송창룡 대한민국 경기도 수원시 팔달구 매탄동 삼성1차아파트 5동 1506호	
(74) 대리인 이영필 윤창일 노민식	
(77) 심사청구 심사관: 박형식 (책자공보 제5221호)	
(54) 출원명 반도체 기판의 세정방법 및 이에 사용되는 세정액	

요약

반도체 기판 세정방법과 이에 사용되는 세정액이 개시되어 있다. 반도체 기판, 특히 폴리사이드 구조가 형성되어 있는 반도체 기판을 TC-1 세정액을 사용하여 세정한다. 상기 TC-1 세정액은 사에딜 수산화 앙모늄 수용액과 과산화수소 수용액을 순수물과 혼합한 알카리계 세정액이다. 본 발명에 따르면, TC-1 세정액을 사용한 세정방법은 폴리사이드 배선의 텅스텐 실리사이드층 및 BPSG층에 대해서도 식각성이 거의 없을뿐만 아니라, 반도체 재조공정 중 발생하는 파티클, 폴리머 및 금속성 불순물들을 충분히 제거할 수 있다.

대표도

도1b.

명세서

[발명의 명칭]

반도체 기판의 세정방법 및 이에 사용되는 세정액

[도면의 간단한 설명]

제 1a 도 및 제 1b 도는 텅스텐 실리사이드층이 식각된 정도를 도시한 그래프들이고,

제 2a 도 및 제 2b 도는 BPSG층이 식각된 정도를 도시한 그래프들이고,

제 3a 도 및 제 3b 도는 SC-1과 TC-1 세정액의 파티클 제거력을 측정, 비교한 그래프들이고,

제 4a 도 및 제 4b 도는 SC-1과 TC-1을 세정액으로 사용한 경우의 폴리머 제거상태를 SEM 사진을 통해 비교한 결과이고,

제 5a 도 및 제 5b 도는 SC-1과 TC-1 세정액을 사용한 경우의 금속성 불순물 잔존정도를 측정, 비교한 그래프들이며,

제 6 도는 TC-1 세정액으로 세정한 후 절연막의 불량율을 도시한 그래프이다.

[발명의 상세한 설명]

본 발명은 반도체 기판의 세정방법 및 세정액에 관한 것으로, 특히 폴리사이드 웨드라인 배선 형성 시에 발생되는 파티클, 폴리머 및 금속성 불순물을 폴리사이드 구조의 웨드라인 배선층의 손상없이 제거할 수 있는 반도체 기판 세정방법 및 이에 사용되는 세정액에 관한 것이다.

종래의 고집적 반도체 메모리 장치의 워드라인(word line) 반도체 기판은 폴리 실리콘(poly-Si)을 사용하여 형성하여 왔다. 그러나, 반도체 메모리 장치의 속도 증가와 폴리 실리콘층의 저항감소를 위하여 최근에는, 폴리실리콘층 위에 내화금속 실리사이드, 예컨대, 텅스텐 실리사이드(WSix)층이 형성된 이중층 구조를 갖는 폴리사이드(poly-Si층+WSix층) 구조가 워드라인 배선에 사용하고 있다. 이와 같은 폴리사이드구조는 고속의 메모리 장치에서 사용되고 있으나, 메모리 장치 제조시에 폴리사이드가 채용되면 세정공정이 제약을 받는다.

일반적으로, 반도체 제조공정의 세정액으로 가장 많이 사용되고 있는 미 RCA사 제품인 알카리 계통의 세정액, 예컨대, 에스시-원(SC-1, Standard Cleaning-1: 조성물-NH₄OH : H₂O₂ : H₂O, 이하 SC-1이라 한다)은 세정단계에서 폴리사이드 구조 중 텅스텐 실리사이드와 반응을 일으켜 텅스텐 실리사이드층을 식각하고, 절연막, 예컨대, BPSC층을 식각한다.

따라서, 반도체 기판 상에 텅스텐 실리사이드막 또는 BPSG 절연막을 형성시킨 이후의 SC-1 세정액 사용은 제한되어 되었고, SC-1 세정액을 대신하여 알카리 세정액이 아닌 산(acid) 세정액이나 수세공정만으로 세정을 진행하고 있다. 그러나, 사 세정액은 폴리사이드 구조의 배선층 형성 후 폴리사이드 워드라인을 식각하지는 않지만 절연막을 식각하기 때문에 반도체 소자 제조에 어려움이 있을 뿐만 아니라, 파티클 제거력도 미미하여 세정액으로 사용하기에는 적당하지 않다. 또한, 물을 이용한 수세방법도 알카리 세정액인 SC-1을 사용한 세정에 비해 파티클 제거정도나 폴리머(polymer) 및 금속성 불순물을 제거하는 정도가 미약하다.

따라서, 본 발명의 목적은 워드라인 배선을 폴리사이드 구조로 형성한 반도체 소자의 제조에 있어서, 텅스텐 실리사이드층 및 BPSG층을 식각하는 종래의 SC-1 세정액을 사용한 세정방법의 문제점을 해결함과 동시에, 반도체 제조공정 중에 발생되는 파티클, 폴리머 및 금속성 불순물을 충분히 제거할 수 있는 반도체 기판의 세정방법을 제공하는 것이다.

또한, 본 발명의 다른 목적은 상기 세정방법에 사용되는 세정액을 제공하는 것이다.

상기 목적을 달성하기 위하여 본 발명은, NR₄OH의 수용액과 과산화수소 수용액 및 물을 혼합한 세정액으로 반도체 기판을 세정하는 단계를 구비하는 것을 특징으로 하는 반도체 기판 세정방법을 제공한다.

이 때, 상기 반도체 기판은 워드라인 배선층이 형성된 기판이고, 상기 워드라인 배선층은 금속층, 금속질화물, 금속실리사이드층, 폴리 실리콘층과 금속층, 폴리실리콘층과 금속실리사이드층, 폴리실리콘층과 금속질화물층 중에서 어느 하나가 선택된 상기 금속층은 텅스텐, 구리, 티타늄 및 몰리브데늄의 군에서 어느 하나를 선택한다. 한편, 상기 세정방법은 워드라인 배선 형성전 또는 형성 후에도 사용할 수 있으며, 상기 혼합 세정액으로 세정한 후 연속적으로 DHF(Deluted HF)로 세정하는 단계를 더 구비할 수도 있다.

상기 다른 목적을 달성하기 위하여 본 발명은, NR₄OH의 수용액과 과산화수소 수용액 및 물을 혼합한 것을 특징으로 하는 세정액을 제공한다.

상기 NR₄OH 수용액의 NR₄OH 농도는 1~99%이고, 상기 과산화수소 수용액의 과산화수소 농도는 10~50%이며, 상기 물은 순수(D.I. water)를 사용하는 것이 바람직하다. 상기 세정액은 NR₄OH 수용액과 과산화수소 수용액과 물의 혼합비를 NR₄OH 수용액 1에 대해 과산화수소 수용액의 부피비가 0.1~500이고 물의 부피비가 1~1000이 되도록 혼합하고, 상기 NR₄OH의 R은 에틸기를 포함하는 알칼리 그룹이다.

상기 혼합 용액을 세정공정에 사용하게 되면, 폴리사이드 배선 공정 후에 발생되는 폴리머 및 금속성 불순물을 효과적으로 제거할 뿐만 아니라, 절연막 형성 시에 발생되는 파티클을 제거하는 데도 유용하다.

또한, 알카리성인 상기 혼합 용액은 폴리사이드 배선의 텅스텐 실리사이드층 및 BPSG층에 대해서도 식각성이 거의 없어 반도체 소자의 전기적 특성에 영향을 미치지 않아 고집적 반도체 소자 형성 시의 세정에 유익하게 사용될 수 있다.

이하, 첨부한 도면을 참조하여 본 발명을 상세히 설명한다.

본 발명에 따르는 세정방법은 사메틸 수산화 암모늄 수용액과 과산화수소 수용액과 물을 혼합하여 얻은 알카리계 세정액(이하, TC-1 세정액이라 한다)을 사용하여 반도체 기판을 세정하는 것이다. 특히, 종래의 SC-1 세정액을 사용한 세정방법이 텅스텐 실리사이드층 및 BPSG층을 식각하는 성질로 인해 제한을 반았던 것과는 달리, 본 발명에 따르는 TC-1 세정액을 사용한 세정방법은 텅스텐 실리사이드층 및 BPSG층식각률이 기존 SC-1 세정방법에 비해 1/2~1/5로 감소하므로 폴리사이드 구조가 형성되어 있는 반도체 기판에도 적용이 가능하다(제 1a 도 내지 제 2b도 참조) 또한, 파티클 제거력이나 폴리머 및 금속성 불순물 제거력이 종래의 SC-1 세정방법과 비교하여 거의 대등하다(제 3a 도 내지 제 6 도 참조).

TC-1 세정액을 사용한 세정방법은 폴리사이드 구조가 형성되기 전이나, 형성되지 않는 반도체 기판에도 적용될 수 있음을 물론이다. 한편, 폴리실리콘층과 실리사이드층의 이중층을 포함하는 폴리사이드 구조 중 실리사이드층은 텅스텐, 구리, 티타늄 및 티타늄질화물에서 선택된 어느 하나로 이루어 진다.

상기 사메틸 수산화 암모늄(TMIAH : N(CH₃)₄OH, 이하, NR₄OH라 한다. 여기에서, R은 메틸기를 포함하는 알킬기이다)에 대해서는, NR₄OH를 폴리실리콘의 에夤特(etchant)로 사용한 방법이, 예를 들면, 미합중국 특허 4,113,551호(발명자 : Bassous)에 개시되어 있다.

본 발명에 따르는 TC-1 세정액은 아민계 유기 화합물의 일종으로 4차 암모늄염인 사메틸 수산화 암모늄(TMAB : tetra Methyl Ammonium Hydroxide) 수용액과 과산화수소 수용액을 순수물(D.I. water: Delonized water)과 혼합한 용액이다. 상기 TC-1 세정액은 종래의 SC-1 세정액과 마찬가지로 알카리 세정액이며, 1~99%의 NR₄OH 수용액과 10~50%의 과산화수소 수용액을 순수물과 조성비를 조절하여 얻는다. 바람직하게는, 2.38%의 NR₄OH 수용액과 30%의 과산화수소 수용액을 사용한다.

한편, 상기 TC-1 세정액의 NR₄OH 수용액과 과산화수소 수용액과 물의 조성비는 NR₄OH 수용액 1에 대해 과산화수소 수용액의 부피비가 0.1~500이고 물의 부피비가 1~1000이 되도록 한다.

첨부한 도면, 제 1a 도 내지 제 6 도는 본 발명의 효과를 종래와 비교하여 측정한 결과들을 도시한 것이다. 제 1a 도 및 제 1b 도는 텅스텐 실리사이드층이 식각된 정도를 도시한 그래프들이다.

SC-1 세정액(제 1a 도) 및 TC-1 세정액(제 1b 도)을 사용하여 텅스텐 실리사이드층이 구조성된 반도체 기판을 45°C ~ 65°C의 두 온도에서 10분간 세정액의 조성비 별로 세정한 다음, 텅스텐 실리사이드층의 식각정도를 측정기구인 Nanospec과 α -step으로 측정하였다. 그 결과, 식각정도는 세정액의 조성비에 따라 약간의 차이를 보였으며, 두 세정액의 경우 모두 65°C에서의 식각정도가 더 큰 것으로 나타났으며, 이는 쉽게 예상할 수 있는 것이다. SC-1 세정액은 65°C에서 텅스텐 실리사이드층의 상당량(약 215Å)을 식각함을 알 수 있다. TC-1의 세정액에 대해서는 65°C일 때가 45°C일 때보다 텅스텐 실리사이드를 더 많이 식각하는 것으로 나타나 있지만, SC-1 세정액에 비해서는 식각정도가 미약함을 알 수 있다. SC-1 및 TC-1 세정액 모두 조성비에 따라 식각정도에서 약간의 차이를 보인다. SC-1 세정액 및 TC-1 세정액으로 인한 텅스텐실리사이드층이 식각된 모양이 제 4a 도 및 제 4b 도에 나타나 있다.

제 2a 도 및 제 2b 도는 BPSG층이 식각된 정도를 도시한 그래프들이다.

SC-1 세정액 및 TC-1 세정액을 사용하여 BPSG 층이 형성된 반도체 기판을 45°C와 65°C의 두 온도에서 10분간 세정액의 조성비 별로 세정한 다음, BPSG층의 식각정도를 측정기구인 Nanospec으로 측정한 결과를 나타낸다.

제 1a 도 및 제 1b 도에서와 마찬가지로, SC-1 및 TC-1 세정액 모두 조성비에 따라 식각정도에서 약간의 차이를 보였으며, SC-1 세정액은 BPSG막을 상당히 식각함을 알 수 있다. 전체적으로 BPSG에 대한 TC-1은 SC-1에 비해 훨씬 적은량을 식각하였다.

제 3a 도 및 제 3b 도는 SC-1과 TC-1 세정액의 파티클 제거력을 측정, 비교한 그래프들이다.

제 3a 도는 SC-1을 세정액으로 사용한 경우의 파티클 제거력을 측정한 결과를 나타내는 그래프이다. 먼저, 초기치 10EA 이하의 파티클을 가진 공정이 진행되지 않은 웨이퍼(bare wafer)에 인위적으로 500EA 이상의 파티클을 형성시킨다. 이어서, SC-1이 들어 있는 세정조에 상기 기판을 담궈 세정한 후, 파티클이 제거된 정도를 측정하는 측정 기구, 예컨대, 살프스캔(surfscan)을 사용하여 반도체 기판 상의 파티클이 제거된 정도를 측정하였다. 그래프의 x축은 NH_4OH : 과산화수소 : 물의 조성비를 나타내고, y축은 파티클 제거정도를 나타낸다.

제 3b 도는 TC-1을 세정액으로 사용한 경우의 파티클 제거력을 측정한 결과를 나타내는 그래프이다. 측정방법은 상기 제 3a 도에서와 동일하다. 그래프의 x축은 NR_4OH 수용액 : 과산화수소수용액 : 물의 조성비를 나타내고, y축은 파티클 제거정도를 나타낸다.

상기 결과에 의하면, 동일 조건 하에서 TC-1은 SC-1과 거의 동일한 파티클 제거력(96~99%)을 갖고 있음을 알 수 있다

제 4a 도 및 제 4b 도는 SC-1과 TC-1을 세정액으로 사용한 경우의 폴리머 제거상태를 SEM 사진을 통해 비교한 결과이다.

폴리머는 통상적으로 유기물과 유기물의 다중합체로서 플라즈마 에칭 등에 따른 부산물이다. 폴리머는 비전도물질이므로 폴리머가 제거되지 않으면 저항을 증가시키는 등 소자의 신뢰성에 악영향을 미친다. 따라서, 세정액의 능력 중 폴리머 제거능력은 중요한 항목이다.

제 4a 도 및 제 4b 도는 반도체 기판 상에 게이트 절연막을 100Å의 두께로 형성하고, 폴리실리콘층을 1000Å 및 텅스텐 실리사이드층을 1500Å 두께로 연속하여 적층하여 형성한 폴리사이드 구조를 SC-1 세정액을 사용하여 세정한 후 수득한 SEM사진(제 4a 도) 또는 TC-1 세정액을 사용하여 세정한 후 수득한 SEM 사진(제 4a 도) 또는 TC-1 세정액을 사용하여 세정한 후 수득한 SEM 사진(제 4b 도)이다. SC-1 또는 TC-1 세정액 모두 폴리머 제거력은 양호한 것을 상기 폴리사이드 구조의 단면 SEM 사진을 통해 확인할 수 있다(형성된 폴리머층이 없음). 한편, 상기 SEM 사진에서 SC-1 세정액에 의해 텅스텐 실리사이드층이 식각된 것을 제 4a 도에서 볼 수 있다.

제 5a 도 및 제 5b 도는 SC-1과 TC-1 세정액을 사용한 경우의 금속성 불순물 잔존정도를 측정, 비교한 그래프들이다.

반도체 기판 표면의 금속성 불순물 제거력은 폴리머 제거력과 마찬가지로 반도체 소자의 신뢰성에 영향을 끼치는 중요한 항목이며, 세정액으로 세정한 후 금속성 불순물의 잔존정도를 측정함으로써 금속성 불순물의 제거력을 가능하였다. 세정공정 후 성분분석 결과, 웨이퍼 표면에 주로 존재하는 금속은 철(Fe), 니켈(Ni), 구리(Cu) 등 임을 알 수 있었고, 상기 성분분석은 TRXRF(Total Reflection X-Ray Fluorescence Spectroscopy) 장비를 사용하였다. 한편, SC-1 및 TC-1 세정액으로 세정한 후 연속적으로 회석된 불산물을 사용하여 세정한 결과도 함께 도시하였다. 그래프의 x축은 SC-1 및 TC-1의 조성비를 나타내고, y축은 금속성 불순물의 잔존정도를 단위면적당 갯수($\times 10^3$ atoms/ cm^2)로 나타내었다.

제 5a 도는 폴리사이드 구조를 갖는 반도체 기판을 SC-1 세정액으로 세정한 후 금속성 불순물의 잔존정도를 측정한 결과를 나타내는 그래프이고, 제 5b 도는 TC-1 세정액으로 세정한 후 금속성 불순물의 잔존정도를 측정한 결과를 나타내는 그래프이다. 상기 두 그래프들을 살펴보면, 금속성 불순물들은 거의 동등한 수준으로 잔존하며, 회석된 불산(DHF : Deluted HF)의 세정공정을 거치면 금속성 불순물의 잔존정도는 더욱 작아짐을 알 수 있다.

제 6 도는 TC-1 세정액으로 세정한 후 절연막의 불량율을 도시한 그래프이다.

Bare 웨이퍼를 TC-1 세정액으로 세정한 다음, 절연막, 예컨대, 산화막을 110Å의 두께로 형성하고, 도전층, 예컨대, 폴리실리콘층을 형성하였다. 상기 도전층과 기판에 역전장을 가하여 절연막이 파괴되는 임계전장을 측정하여 표 1을 얻었다. 상기 시험은 기판을 세정한 다음 절연막을 형성함으로써, 세정 후 반도체 기판상의 금속성 불순물들의 잔존여부를 알 수 있는 시험이다. 예를 들어, 만약 세정 후에도 금속성 불순물이 다수 존재하면 상기 금속성 불순물들은 절연막 형성을 위한 신화공정이 진행되는 동안 외부에서 가해지는 온도(산화로 온도 약 1100°C)로 인해 성장되는 산화막 내로 침투, 산화막의 절연특성을 감소시키게 되는 것이다.

[단위 : %]

TC-1 조성비	< 4MV/cm	< 6MV/cm	< 8MV/cm	> 8MV/cm
1 : 1 : 50	5.7	5.7	11.4	88.6
1 : 1 : 10	5.7	5.7	8.6	91.4
2 : 1 : 10	1.4	1.4	2.9	97.1
5 : 1 : 10	8.6	10.0	10.6	90.0

일반적으로, 상기 시험은 6MV/cm의 전장의 세기에서 20% 이내의 불량률을 가자면 양호한 것으로 알려져 있다. 따라서, 상기 표 1 및 제 6 도에 도시된 바와 같이 절연막의 불량률은 모두 10% 이내에 속하므로 상기 결과는 양호함을 알 수 있다

상술한 바와 같이, 본 발명에 의한 TC-1 세정액을 사용한 세정방법은, 반도체 제조공정 중에 발생되는 파티클, 폴리머 및 급속성 불순물을 효과적으로 제거할 수 있다. 뿐만 아니라, 종래의 알카리 세정액인 SC-1이 텅스텐 실리사이드막 및 BPSG막을 식각하는 반면, 상기 TC-1 세정액은 알카리성이면서, 상기 막들에 대한 식각성이 거의 없다. 즉, TC-1 세정액은 종래의 SC-1 세정액과 거의 유사한 세정능력을 유지하면서, 텅스텐 실리사이드막과 BPSG막에 대해서도 세정이 가능한 세정액이다. 따라서, 상기 TC-1 세정액은 반도체 소자의 전기적 특성에 영향을 미치지 않아 고질적 반도체 소자 형성시에 세정에 유익하게 사용할 수 있다.

본 발명은 상기 실시예에만 한정되지 않으며, 많은 변형이 본 발명이 속한 기술적 사상 내에서 당 분야에서 통상의 지식을 가진 자에 의해 가능함은 명백하다.

(57) 청구의 범위

청구항 1.

NR₄OH의 수용액과 과산화수소 수용액 및 물을 혼합한 세정액으로 반도체 기판을 세정하는 단계를 구비하는 것을 특징으로 하는 반도체 기판 세정방법.

청구항 2.

제1항에 있어서, 상기 반도체 기판은 웨드라인 배선층이 형성된 기판인 것을 특징으로 하는 반도체 기판 세정방법.

청구항 3.

제2항에 있어서, 상기 웨드라인 배선층은 금속층, 금속질화물층, 금속실리사이드층, 올리실리콘층과 금속층, 폴리실리콘층과 금속실리사이드층, 올리실리콘층과 금속질화물층 중에서 선택된 어느 하나인 것을 특징으로 하는 반도체 기판 세정방법.

청구항 4.

제3항에 있어서, 상기 금속층은 텅스텐, 구리, 티타늄 및 몰리브데늄의 군에서 선택된 어느 하나인 것을 특징으로 하는 반도체 기판 세정방법.

청구항 5.

제1항에 있어서, 상기 세정방법은 웨드라인 배선 형성 전 또는 형성 후 사용하는 것을 특징으로 하는 반도체 기판 세정방법.

청구항 6.

제1항에 있어서, 상기 혼합 세정액으로 세정한 후 연속적으로 DHF(Deluted HF)로 세정하는 단계를 더 구비하는 것을 특징으로 하는 반도체 기판 세정방법.

청구항 7.

NR₄OH의 수용액과 과산화수소 수용액 및 물을 혼합한 것을 특징으로 하는 세정액.

청구항 8.

제7항에 있어서, 상기 NR₄OH 수용액의 NR₄OH 농도는 1~99%인 것을 특징으로 하는 세정액.

청구항 9.

제7항에 있어서, 상기 과산화수소 수용액의 과산화수소 농도는 10~50%인 것을 특징으로 하는 세정액.

청구항 10.

제7항에 있어서, 상기 물을 순수(DIwater)인 것을 특징으로 하는 세정액.

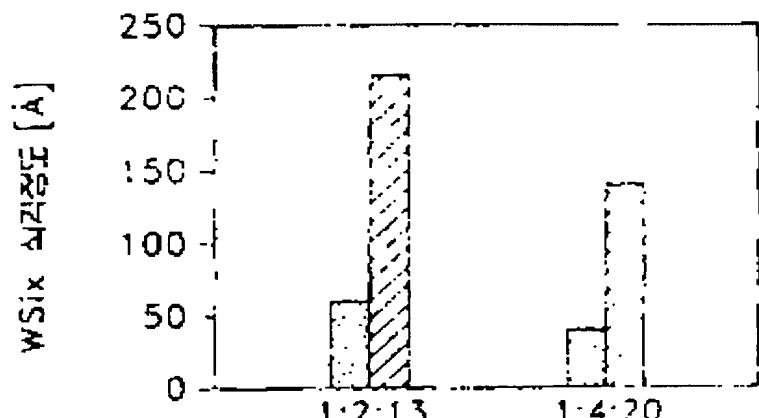
청구항 11.

제7항에 있어서, 상기 세정액은 NR₄OH 수용액과 과산화수소 수용액과 물의 혼합비를 NR₄OH 수용액 1에 대해 과산화수소 수용액의 부피비가 0.1~500이고 물의 부피비가 1~100인 것을 특징으로 하는 세정액.

청구항 12.

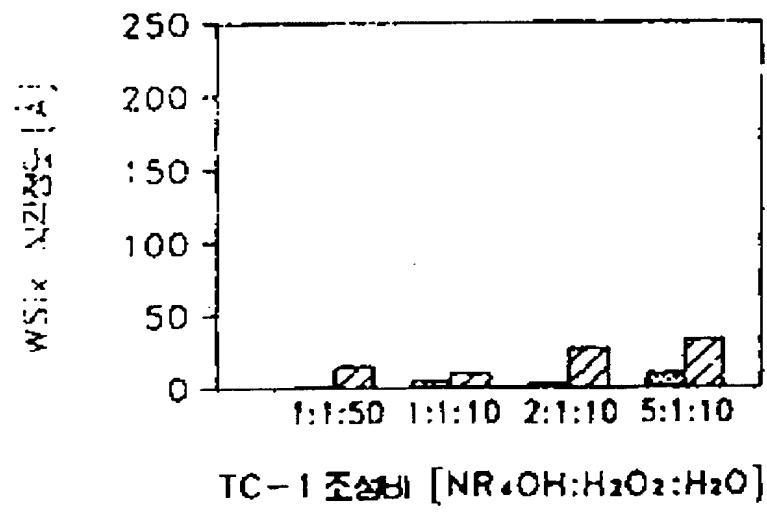
제7항에 있어서, 상기 NR₄OH의 R은 메틸기를 포함하는 알킬기 그룹인 것을 특징으로 하는 세정액.

도면 1a



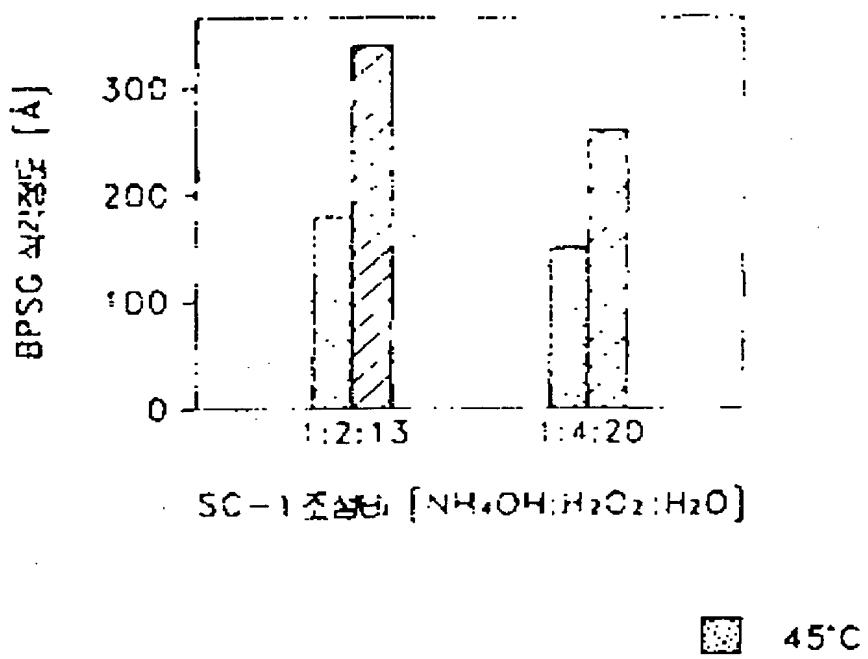
■ 45°C

도면 1b

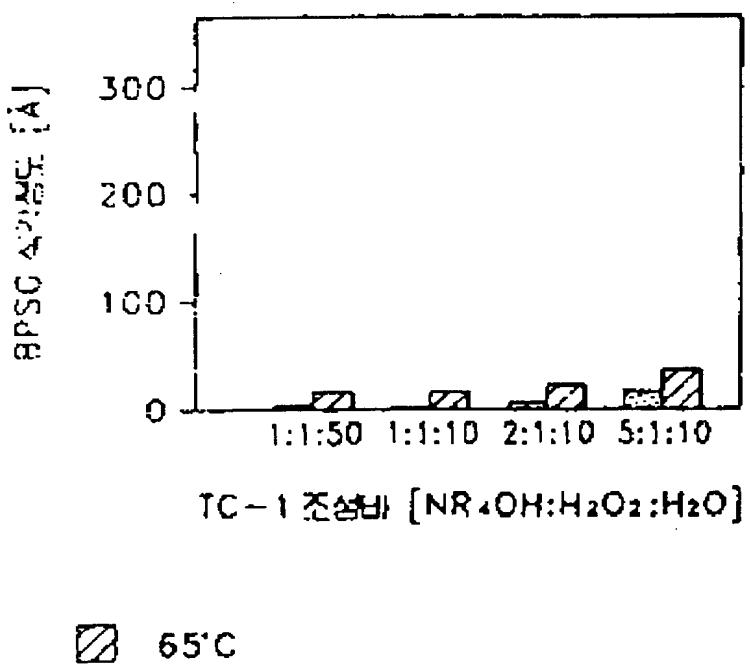


■ 65°C

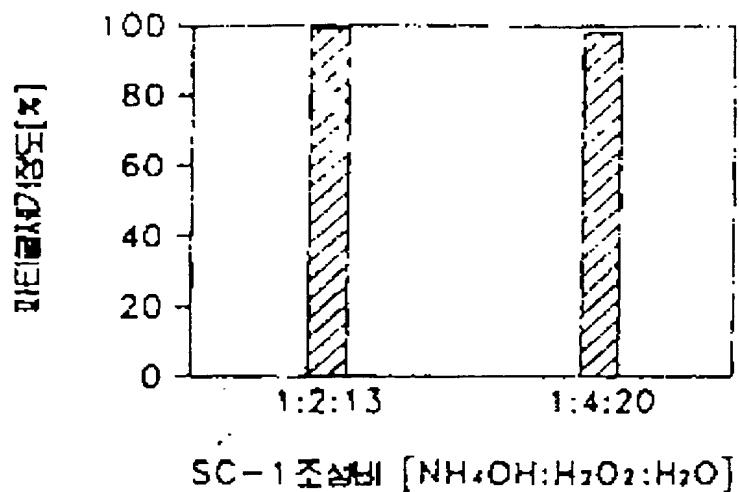
도면 2a



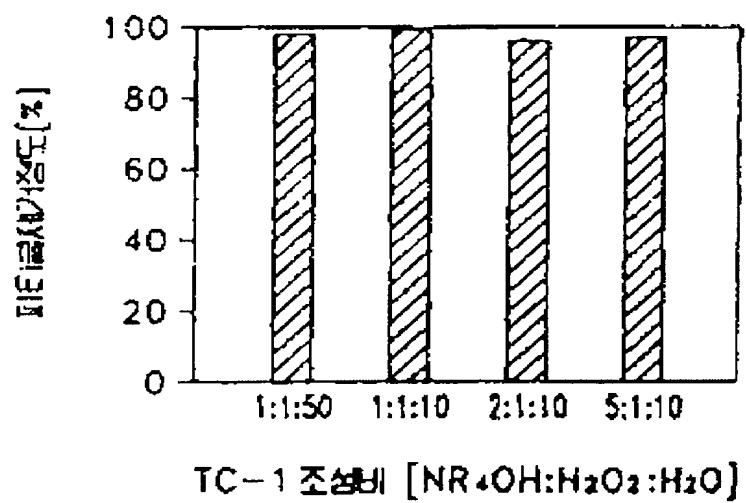
도면 2b



도면 3a



도면 3b



도면 4a

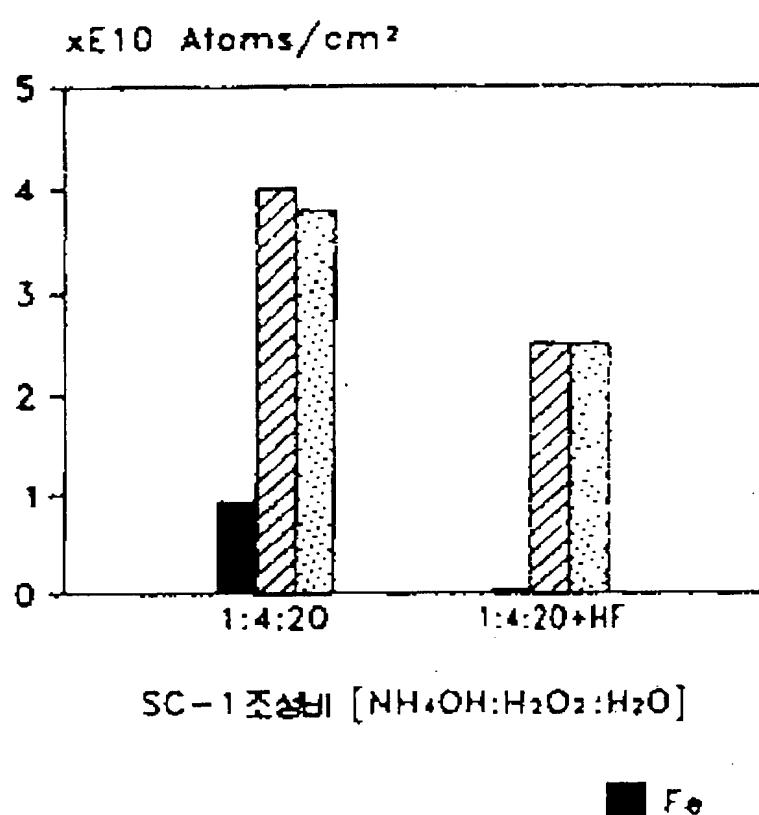


Best Available Copy

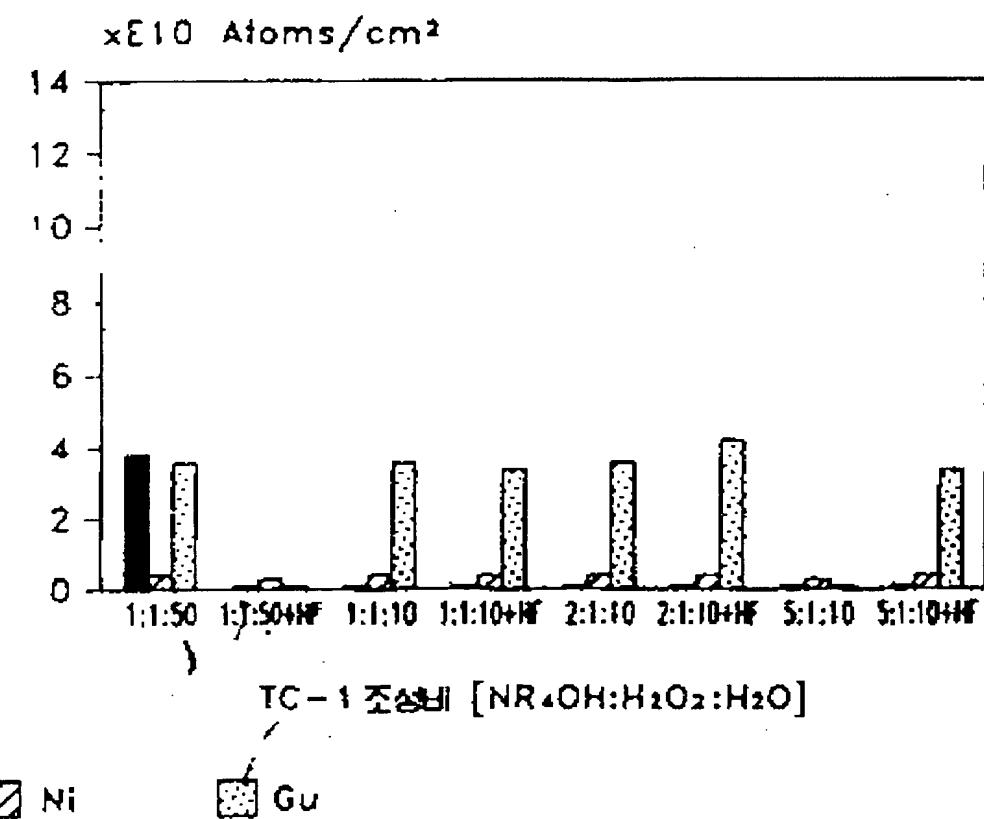
도면 4b



도면 5a



도면 5b



도면 6

